

日 本 国 特 許 庁
JAPAN PATENT OFFICE

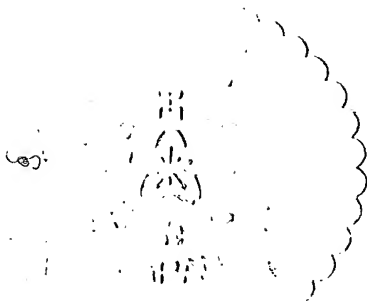
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 1 1 月 5 日
Date of Application:

出 願 番 号 特 願 2 0 0 2 - 3 2 1 2 1 0
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 3 2 1 2 1 0]

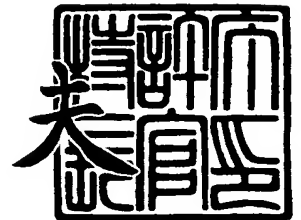
出 願 人 宇 部 興 産 株 式 有 限 公 司
Applicant(s):



2 0 0 3 年 1 0 月 2 3 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 MIP02Y01KN

【あて先】 特許庁長官殿

【国際特許分類】 H03H 09/15

【発明者】

 【住所又は居所】 山口県宇部市大字小串 1 9 7 8 番地の 5 宇部興産株式会社 宇部研究所内

 【氏名】 西村 浩介

【発明者】

 【住所又は居所】 山口県宇部市大字小串 1 9 7 8 番地の 5 宇部興産株式会社 宇部研究所内

 【氏名】 藤永 昌孝

【発明者】

 【住所又は居所】 山口県宇部市大字小串 1 9 7 8 番地の 5 宇部興産株式会社 宇部研究所内

 【氏名】 近藤 正英

【特許出願人】

 【識別番号】 000000206

 【氏名又は名称】 宇部興産株式会社

 【代表者】 常見 和正

【手数料の表示】

 【予納台帳番号】 012254

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 薄膜圧電共振器を用いた帯域フィルタ

【特許請求の範囲】

【請求項 1】 特性インピーダンスがそれぞれ Z_0 である第 1 端子と第 2 端子とを有し、前記第 1 端子と第 2 端子との間に直列素子及び分路素子を備えた梯子型回路を構成し、前記直列素子及び前記分路素子に薄膜圧電共振器を含む帯域フィルタであって、前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンスを Z_2 としたとき、前記 Z_0 、 Z_1 および Z_2 とが、 $1 < (Z_1 / Z_0) < 2$ 、かつ、 $0.5 < (Z_2 / Z_0) < 1$ の関係にあることを特徴とする帯域フィルタ。

【請求項 2】 前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 とし、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンスを Z_2 としたとき、前記 Z_0 、 Z_1 および Z_2 とが、 $1.3 < (Z_1 / Z_0) < 1.7$ 、かつ、 $0.6 < (Z_2 / Z_0) < 0.8$ の関係にあることを特徴とする請求項 1 記載の帯域フィルタ。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、通信機器の技術分野に属するものであり、特に薄膜圧電共振器を用いた帯域フィルタに関するものである。

【0 0 0 2】

【従来の技術】

小型で高周波で使用可能なフィルタとして薄膜圧電共振器を用いたフィルタがある。薄膜圧電共振器の代表的等価回路を図 8 に示す。図 8 からわかるように薄膜圧電共振器は SAW 共振器と同じように 1 つで直列共振及び並列共振を持つ。この共振器を用いてフィルタを構成する一般的な方法として梯子型フィルタがある（例えば特許文献 1 参照）。梯子型フィルタの周波数応答は、深いノッチと、急勾配の傾斜を持つ上部及び下部の通過帯域エッジを典型的に有する。

【0 0 0 3】

【特許文献 1】

特開平 1 1 - 8 8 1 1 1 号公報 (第 5 頁、図 1 8)

【0 0 0 4】**【発明が解決しようとする課題】**

しかしながら、これらの種類の梯子型フィルタは貧弱な阻止域減衰特性を示す傾向がある。即ち、通過帯域より高い周波数の阻止帯域および、通過帯域より低い周波数の阻止帯域において、減衰特性が十分でないという問題がある。

【0 0 0 5】

貧弱な阻止域減衰特性を改善する方法としては、追加の薄膜圧電共振器をフィルタ構成に加えることが考えられるが素子数の増加に伴い挿入損失が劣化する。また、共振器の数が増えることでフィルタ全体のサイズが大きくなる。

【0 0 0 6】

本発明は、上記事情に鑑みてなされたものであり、薄膜圧電共振器で梯子型フィルタを構成する場合にフィルタ全体のサイズを変えることなしに、さらに挿入損失の劣化もなく、阻止域減衰特性を改善するフィルタを提供することを目的とする。

【0 0 0 7】**【課題を解決するための手段】**

本発明は、上記のような問題点を解決するためになされたもので、特性インピーダンスがそれぞれ Z_0 である第 1 端子と第 2 端子とを有し、前記第 1 端子と第 2 端子との間に直列素子及び分路素子を備えた梯子型回路を構成し、前記直列素子及び前記分路素子に薄膜圧電共振器を含む帯域フィルタであって、前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンスを Z_2 としたとき、前記 Z_0 、 Z_1 および Z_2 とが、 $1 < (Z_1 / Z_0) < 2$ 、かつ、 $0.5 < (Z_2 / Z_0) < 1$ の関係にあることを特徴とする帯域フィルタに関する。

【0 0 0 8】

また、本発明は、前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 とし、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンス

を Z_2 としたとき、前記 Z_0 、 Z_1 および Z_2 とが、 $1.3 < (Z_1/Z_0) < 1.7$ 、かつ、 $0.6 < (Z_2/Z_0) < 0.8$ の関係にあることを特徴とする前記帯域フィルタに関する。

【0009】

【発明の実施の形態】

薄膜圧電共振器の各素子の特性インピーダンス Z は作製するフィルタの中心周波数付近では次のように表せる。

$$Z = 1 / 2 \pi f C$$

$$C = \epsilon_0 \epsilon_r S / T$$

【0010】

ここで S は対向する電極の面積、 f はフィルタの中心周波数、 ϵ_r は薄膜圧電体の比誘電率、 ϵ_0 は真空中の誘電率、 T は薄膜圧電体の厚みを表す。また、 C は対向する電極からなる容量を示す。

【0011】

先の例で示したように梯子型フィルタでは各素子の特性インピーダンスは接続線路の特性インピーダンスと同じものを用いて構成するのが一般的である。しかし、先に述べた問題点がある。今回、直列素子の一部の特性インピーダンスを線路の特性インピーダンスより大きくし、また、分路素子の一部の特性インピーダンスを線路の特性インピーダンスより逆に小さくすることでフィルタ全体のサイズを変えることなしに、さらに挿入損失の劣化もなく、阻止域減衰特性を改善するフィルタを提供できることが示された。

【0012】

以下に、本発明における薄膜圧電共振器を用いた帯域フィルタの実施形態について、図面を用いて詳細に説明する。

【0013】

図1に6つの薄膜圧電共振器から構成された梯子型回路からなる本発明の帯域フィルタの一実施形態を示す。

【0014】

本発明の薄膜圧電共振器を用いた帯域フィルタは、特性インピーダンスがそれ

ぞれ Z_0 である第 1 端子 1 と第 2 端子 2 とを有し、前記第 1 端子 1 と第 2 端子 2 との間に直列素子 23, 25, 27 及び分路素子 22, 24, 26 を備えた梯子型回路を構成し、前記直列素子及び前記分路素子に薄膜圧電共振器を含む帯域フィルタであって、前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンスを Z_2 としたとき、前記 Z_0 と Z_1 および Z_2 とが、 $1 < (Z_1 / Z_0) < 2$ 、かつ、 $0.5 < (Z_2 / Z_0) < 1$ の関係にあることを特徴とする。すべての直列素子の (Z_1 / Z_0) が 1 以下では、阻止域減衰特性の改善効果がなく、すべての直列素子の (Z_1 / Z_0) が 2 以上では、通過帯域特性の損失が悪くなり、好ましくない。また、すべての分路素子の (Z_2 / Z_0) が 0.5 以下では、通過帯域特性がくずれ、また、阻止域との選択性が急峻でなくなり、すべての分路素子の (Z_2 / Z_0) が 1 以上では、阻止域減衰特性の改善効果がなく、好ましくない。

【0015】

さらに、少なくとも一つの直列素子、少なくとも 1 つの分路素子に関して、前記 Z_0 、 Z_1 および Z_2 とが、 $1.3 < (Z_1 / Z_0) < 1.7$ 、かつ、 $0.6 < (Z_2 / Z_0) < 0.8$ の関係になるようにすることにより、調整電極の変更による共振周波数の調整等、各素子を変更することなく減衰特性の改善が容易に得られる。なお、調整電極とは、共振周波数を調整するために上部電極のうえにさらに形成する電極のことである。

【0016】

通常、帯域フィルタを構成する直列素子および分路素子の特性インピーダンスは、第 1 端子および第 2 端子の特性インピーダンス Z_0 に合わせられ、 Z_0 と大きく異なる特性インピーダンスとすると帯域フィルタとしての機能を果たさなくなる。本発明では、すべての直列素子の特性インピーダンスは、 $0.9 Z_0$ 以上であることが好ましく、 Z_1 の上限である $2 Z_0$ より小さいことが好ましい。また、すべての分路素子の特性インピーダンスは、 $1.2 Z_0$ 以下であることが好ましく、 Z_2 の下限である $0.5 Z_0$ より大きいことが好ましい。

【0017】

また、素子の特性インピーダンスの調整は、上部電極と下部電極で構成される対向電極の面積を調整することにより任意に行なうことができる。また、一对の電極にサンドイッチ状に挟まれた圧電層の厚みや比誘電率を変化させることでも可能である。

【0018】

本発明において、特性インピーダンスが Z_0 である第 1 の端子とは薄膜圧電共振器から構成されるフィルタの第 2 の端子側をそれに接続する線路の特性インピーダンスで終端したときに第 1 の端子側からながめた場合の特性インピーダンスが Z_0 ということである。同様に特性インピーダンスが Z_0 である第 2 の端子とは、第 1 の端子をそれに接続する線路の特性インピーダンスで終端し第 2 の端子側からフィルタ全体をながめた場合の特性インピーダンスが Z_0 ということである。本発明において、梯子型回路の段数、即ち、直列素子および分路素子の数は特に限定されない。

【0019】

また、前記直列素子および分路素子を構成する薄膜圧電共振器としては、従来より知られている、圧電体薄膜の厚み振動を利用した薄膜バルク波共振子 (Thin Film Bulk Acoustic Resonator: FBAR) や積層型薄膜バルク波共振器及びフィルタ (Stacked Thin Film Bulk Acoustic Wave Resonators and Filters: SBAR) などが挙げられる。これらは、基板に設けられた薄い支持膜の上に、主として圧電体よりなる薄膜と、これを駆動する電極とを形成したものであり、ギガヘルツ帯での基本共振が可能である。

【0020】

薄膜圧電共振器の一例を図 2 および図 3 に示す。図 2 は、薄膜圧電共振器の平面図であり、図 3 は、図 2 の X-X' における断面図である。概ね符号 50 で示される薄膜圧電共振器は、シリコン Si、ガリウム砒素 GaAs のような半導体基板 52 上に、両面が一对の電極 56, 58 にサンドイッチ状に挟まれた圧電層 54 が形成されている。半導体基板側の一方の電極の半導体基板に対向する面には、必要に応じて絶縁体層を形成してもよい。

【0021】

このような弾性波を利用した共振器、フィルター等に応用されるFBAR、SBARなどの薄膜圧電振動子は、例えば、以下のようにして製造される。

【0022】

シリコンなどの半導体単結晶、シリコンウエハー上に形成された多結晶ダイヤモンド、エリンバーなどの恒弾性金属などの基板上に、種々の薄膜形成方法によって、誘電体薄膜、導電体薄膜、またはこれらを積層した下地膜を形成する。この下地膜上に圧電体薄膜を形成し、さらに必要に応じた上部構造を形成する。各層の形成後に、または全層を形成した後に、各々の膜に物理的処理または化学的処理を施すことにより、微細加工、パターニングを行う。湿式法に基づく異方性エッチングにより基板から振動部の下に位置する部分を除去した浮き構造を作製した後、最後に1デバイス単位に分離することにより薄膜圧電デバイスを得る。

【0023】

例えば、特開昭58-153412号公報や特開昭60-142607号公報に記載された薄膜圧電振動子は、基板の上面上に下地膜、下部電極、圧電体薄膜および上部電極を形成した後に、基板の下面側から振動部となる部分の下にある基板部分を除去して、ビアホールを形成することにより製造されている。基板がシリコンからなるものであれば、加熱KOH水溶液を使用してシリコン基板の一部を裏面からエッチングして取り去ることにより、ビアホールを形成する。これにより、シリコン基板の上面側において、圧電材料の層が複数の金属電極の間に挟み込まれた構造体の縁部をビアホールの周囲の部分で支持した形態を有する共振器を作製できる。

【0024】

薄膜圧電デバイスに応用されるFBAR、SBARなどの薄膜圧電共振器を製造する従来技術の他の方法は、例えば特開平2-13109号公報に記載のように、空気ブリッジ式FBARデバイスを作ることである。通常、最初に犠牲層（Sacrificial layer）を設置し、次にこの犠牲層の上に圧電共振器を製作する。プロセスの終わりまたは終わり近くに、犠牲層を除去して、振動部を形成する。処理はすべてウェハー前面で行なわれるから、この方法は、ウ

ェハー両面におけるパターンの整列および大面積のウェハー裏面側開口部を必要としない。特開 2000-69594 号公報には、犠牲層として燐石英ガラス（PSG）を使用した空気ブリッジ式の FBAR/SBAR デバイスの構成と製造方法が記載されている。

【0025】

また、本発明に用いる薄膜圧電共振器として、振動空間を有する基板と、該基板上に形成された圧電積層構造体とからなる薄膜圧電共振器であって、該圧電積層構造体は少なくとも圧電体膜と該圧電体膜の両面の一部に形成された金属電極とを有し、前記振動空間が Deep RIE（深彫り型反応性イオンエッチング）法により前記基板の一面から対向面に向かって垂直に近いテーパー角で形成されている薄膜圧電共振器を好適に用いることができる。

【0026】

この型の薄膜圧電共振器は、半導体あるいは絶縁体からなる基板の上面に、圧電材料の層が複数の金属電極の間に挟み込まれた構造を有する振動部を形成するにあたり、プラズマを利用した深いトレンチエッチングである Deep RIE（深彫り型反応性イオンエッチング）法によって、振動部となる部分の下にある基板部分を基板の下面側から異方的に除去して、振動空間となるビアホールを形成する。即ち、Deep RIE 法の適用により、前記基板の一面から対向面に向かって垂直に近いテーパー角で形成されて、振動空間に下部電極または絶縁体層が面した部位であるダイアフラムの寸法と基板下面開口部の寸法との差が小さなビアホールを形成して、電氣的に接続された隣り合う薄膜圧電共振器の中心間距離を短くすることができる。ここでテーパー角とは、基板の一面から対向面に向かって形成された側壁を代表する平均平面と基板下面との為す角度であり、テーパー角 80～100 度あれば、垂直に近いと言える。このように、FBAR 共振器の集積化が可能となり、圧電体層を挟む金属電極の電気抵抗を小さく抑えて、集積化された複数個の薄膜圧電共振器を組み合わせることにより、挿入損失が小さくて高特性、高性能な帯域フィルタを製造することができる。

【0027】

薄膜圧電デバイス用の圧電材料としては、公知のように、窒化アルミニウム（

AlN), 酸化亜鉛 (ZnO), 硫化カドミウム (CdS), チタン酸鉛 (PT (PbTiO₃)), チタン酸ジルコン酸鉛 (PZT (Pb(Zr, Ti)O₃)) などが用いられている。

【0028】

電極 (下部電極および上部電極) としては、公知のように、モリブデン (Mo)、タングステン (W)、白金 (Pt) などの導電膜を用いることができる。Mo は熱弾性損失が Al の約 1/56 と低いことから、特に高周波で振動する振動部を構成するのに好適である。Mo 単体、W 単体だけでなく、Mo または W を主成分 (好ましくは含有量が 80 原子%以上) とする合金を使用することも可能である。下部電極および上部電極の厚さは、例えば 50~250 nm である。下部電極および上部電極の形成方法としては、スパッタリング法または真空蒸着法が例示され、さらに必要に応じて所望の形状へのパターン形成のためにフォトリソグラフィ技術が適用される。

【0029】

必要により基板と下部電極との間に形成される絶縁体層としては、公知のように、酸化シリコン (SiO₂) または窒化シリコン (Si₃N₄ または SiN_x) を主成分とする誘電体膜を用いることができる。この絶縁体層の材質について、主成分とは、誘電体膜中の含有量が 50 当量%以上である成分を指す。誘電体膜は、単層からなるものであっても良いし、密着性を高めるための層などを付加した複数層からなるものであっても良い。

【0030】

上記のような薄膜圧電共振器を適切に配列して梯子型フィルタを構成することができる。その配列の一例を図 4 に示す。フィルタ 70 の電極 76, 78 は圧電層 74 を挟んで平行になって各共振器を構成するとともに隣の共振器との接続の役目をしている。

【0031】

本発明では、第 1 端子と第 2 端子の特性インピーダンス Z_0 に対して、直列素子のうち少なくとも 1 つの素子のインピーダンス Z_1 を大きくし、かつ、第 1 端子と第 2 端子の特性インピーダンス Z_0 に対して、分路素子のうち少なくとも 1

つの素子のインピーダンス Z_2 を小さく設定することにより、阻止域減衰特性が改善される。特に、 Z_0 と Z_1 および Z_2 とが、 $1 < (Z_1 / Z_0) < 2$ 、かつ、 $0.5 < (Z_2 / Z_0) < 1$ の関係にある場合、好ましい阻止域減衰特性を得ることが出来る。

【0032】

さらに、前記 Z_0 と Z_1 および Z_2 とが、 $1.3 < (Z_1 / Z_0) < 1.7$ 、かつ、 $0.6 < (Z_2 / Z_0) < 0.8$ の関係になるようにすることにより、調整電極の変更による共振周波数の調整等、各素子に変更を加えることなく減衰特性の改善が容易に得られる。

【0033】

【実施例】

以下に実施例および比較例を示し、本発明をさらに詳細に説明する。

【0034】

〔実施例 1〕

表 1 に記載の通りに構成部材の材質及び厚みを調整して図 3 に示す形態の FBAR を有する図 1 に示した 6 素子の FBAR からなる梯子型フィルタを形成した。即ち、直列素子のうち 1 つの素子の特性インピーダンス Z_1 を第 1 および第 2 の端子の特性インピーダンス Z_0 （ここでは 50Ω ）よりも大きい 70Ω に設定し、分路素子のうち 1 つの素子の特性インピーダンス Z_2 を第 1 および第 2 の端子の特性インピーダンス Z_0 （ここでは 50Ω ）より小さい 35Ω とした。このフィルタの周波数応答を図 5 に示す。直列素子と分路素子の特性インピーダンスを特定の範囲とすることにより、図 5 に示すような阻止域減衰特性の優れた帯域フィルタを得ることができた。次に示す比較例 1 に比べて、 10 dB 以上の阻止域減衰特性の改善が見られることがわかる。

【0035】

【表 1】

直列素子薄膜圧電共振器 (23、25、27)				分路素子薄膜圧電共振器 (22、24、26)			
層	厚み			層	厚み		
	23	25	27		22	24	26
調整電極: Mo (μm)				調整電極: Mo (μm)	0.04	0.04	0.04
上部電極: Mo (μm)	0.25	0.25	0.25	上部電極: Mo (μm)	0.25	0.25	0.25
圧電層: AlN (μm)	1.6	1.6	1.6	圧電層: AlN (μm)	1.6	1.6	1.6
下部電極: Mo (μm)	0.25	0.25	0.25	下部電極: Mo (μm)	0.25	0.25	0.25
対向電極面積 ($\mu\text{m} \times \mu\text{m}$)	173	160	189	対向電極面積 ($\mu\text{m} \times \mu\text{m}$)	189	226	189
特性インピーダンス(Ω)	60	70	50	特性インピーダンス(Ω)	50	35	50
Z1/Z0	1.2	1.4	1.0	Z2/Z0	1.0	0.7	1.0

【0036】

〔実施例 2〕

表 2 に記載の通りに構成部材の材質及び厚みを調整して図 3 に示す形態の F B A R を有する図 1 に示した 6 素子の F B A R からなる梯子型フィルタを形成した。即ち、直列素子のうち 1 つの素子の特性インピーダンス Z 1 を第 1 および第 2 の端子の特性インピーダンス Z 0 (ここでは 50 Ω) よりも大きい 95 Ω に設定し、分路素子のうち 1 つの素子の特性インピーダンス Z 2 を第 1 および第 2 の端子の特性インピーダンス Z 0 (ここでは 50 Ω) より小さい 28 Ω とした。さらに、通過周波数帯域幅を調整するために、分路素子の一つ (素子 24) の調整電極の厚みを増した。

このようにすることにより、実施例 1 で示した周波数特性とほぼ同一の周波数特性を得ることができた。

【表 2】

直列素子薄膜圧電共振器 (23、25、27)				分路素子薄膜圧電共振器 (22、24、26)			
層	厚み			層	厚み		
	23	25	27		22	24	26
調整電極: Mo (μm)				調整電極: Mo (μm)	0.04	0.047	0.04
上部電極: Mo (μm)	0.25	0.24	0.25	上部電極: Mo (μm)	0.25	0.25	0.25
圧電層: AlN (μm)	1.6	1.6	1.6	圧電層: AlN (μm)	1.6	1.6	1.6
下部電極: Mo (μm)	0.25	0.25	0.25	下部電極: Mo (μm)	0.25	0.25	0.25
対向電極面積 ($\mu\text{m} \times \mu\text{m}$)	149	141	189	対向電極面積 ($\mu\text{m} \times \mu\text{m}$)	189	252	189
特性インピーダンス(Ω)	80	95	50	特性インピーダンス(Ω)	50	28	50
Z1/Z0	1.6	1.9	1.0	Z2/Z0	1.0	0.56	1.0

〔比較例 1〕

表 3 に記載の通りに構成部材の材質及び厚みを調整して図 3 に示す形態の F B A R を有する図 1 に示した 6 素子の F B A R からなる梯子型フィルタを形成した。即ち、梯子型フィルタを構成する直列素子および分路素子の各共振器の特性インピーダンスを第 1 および第 2 の端子の特性インピーダンス $50\ \Omega$ と同一とした。このフィルタの周波数応答を図 6 に示す。阻止域減衰特性の劣っていることが分かる。

【 0 0 3 7 】

【表 3】

直列素子薄膜圧電共振器 (23、25、27)				分路素子薄膜圧電共振器 (22、24、26)			
層	厚み			層	厚み		
	23	25	27		22	24	26
調整電極: Mo (μm)	0.04	0.04	0.04	調整電極: Mo (μm)	0.04	0.04	0.04
上部電極: Mo (μm)	0.25	0.25	0.25	上部電極: Mo (μm)	0.25	0.25	0.25
圧電層: AlN (μm)	1.6	1.6	1.6	圧電層: AlN (μm)	1.6	1.6	1.6
下部電極: Mo (μm)	0.25	0.25	0.25	下部電極: Mo (μm)	0.25	0.25	0.25
対向電極面積 ($\mu\text{m} \times \mu\text{m}$)	189	189	189	対向電極面積 ($\mu\text{m} \times \mu\text{m}$)	189	189	189
特性インピーダンス(Ω)	50	50	50	特性インピーダンス(Ω)	50	50	50
$Z1/Z0$	1.0	1.0	1.0	$Z2/Z0$	1.0	1.0	1.0

【 0 0 3 8 】

〔比較例 2〕

表 4 に記載の通りに構成部材の材質及び厚みを調整して図 3 に示す形態の F B A R を有する図 1 に示した 6 素子の F B A R からなる梯子型フィルタを形成した。即ち、各素子の特性インピーダンスが本発明の指定範囲からはずれ、直列素子のうち 1 つの素子の特性インピーダンス $Z1$ が、第 1 および第 2 の端子の特性インピーダンス $Z0$ (ここでは $50\ \Omega$) の 2 倍より大きく、分路素子のうち 1 つの素子の特性インピーダンス $Z2$ が第 1 および第 2 の端子の特性インピーダンス $Z0$ (ここでは $50\ \Omega$) の $1/2$ より小さく構成されている。このフィルタの周波数応答を図 7 に示す。図 7 より、通過帯域内のマッチングが悪くなりリップルが大きく挿入損失が悪くなることがわかる。

【 0 0 3 9 】

【表 4】

直列素子薄膜圧電共振器(23、25、27)				分路素子薄膜圧電共振器(22、24、26)			
層	厚み			層	厚み		
	23	25	27		22	24	26
調整電極:Mo (μm)	0.25	0.25	0.25	調整電極:Mo (μm)	0.04	0.04	0.04
上部電極:Mo (μm)	0.25	0.25	0.25	上部電極:Mo (μm)	0.25	0.25	0.25
圧電層: AlN (μm)	1.6	1.6	1.6	圧電層: AlN (μm)	1.6	1.6	1.6
下部電極:Mo (μm)	0.25	0.25	0.25	下部電極:Mo (μm)	0.25	0.25	0.25
対向電極面積 ($\mu\text{m}\times\mu\text{m}$)	173	160	122	対向電極面積 ($\mu\text{m}\times\mu\text{m}$)	189	300	189
特性インピーダンス(Ω)	60	70	120	特性インピーダンス(Ω)	50	20	50
$Z1/Z0$	1.2	1.4	2.4	$Z2/Z0$	1.0	0.4	1.0

【0 0 4 0】

【発明の効果】

以上説明したように、特性インピーダンスがそれぞれ Z_0 である第 1 端子と第 2 端子とを有し、前記第 1 端子と第 2 端子との間に直列素子及び分路素子を備えた梯子型回路を構成し、前記直列素子及び前記分路素子に薄膜圧電共振器を含む帯域フィルタであって、前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンスを Z_2 としたとき、前記 Z_0 と Z_1 および Z_2 とが、 $1 < (Z_1/Z_0) < 2$ 、かつ、 $0.5 < (Z_2/Z_0) < 1$ の関係を有するようにすることにより、フィルタ全体のサイズを変えることなしに、さらに挿入損失の劣化もなく、阻止域減衰特性を改善するフィルタを提供することができる。

【図面の簡単な説明】

【図 1】

本発明の 1 実施形態である 6 素子の梯子型フィルタの模式図である。

【図 2】

本発明に係る薄膜圧電共振器の 1 実施形態の平面図である

【図 3】

本発明に係る薄膜圧電共振器の 1 実施形態の断面図である。

【図 4】

本発明の 1 実施形態の 6 素子からなる梯子型フィルタの平面図である。

【図 5】

実施例 1 の周波数応答図である。

【図 6】

比較例 1 の周波数応答図である。

【図 7】

比較例 2 の周波数応答図である。

【図 8】

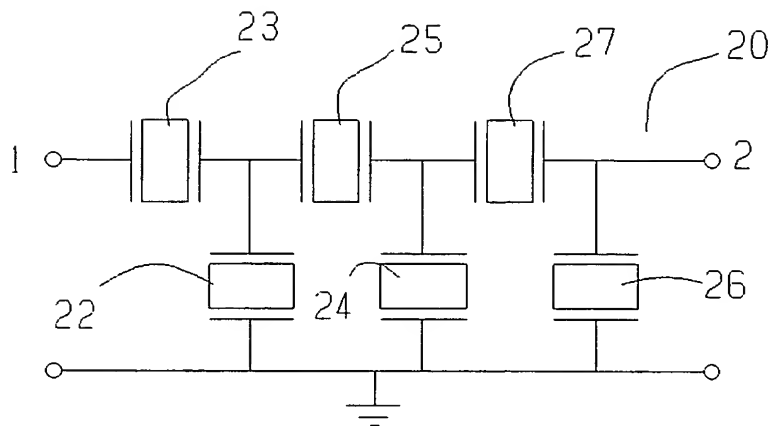
薄膜圧電共振器の等価回路図である。

【符号の説明】

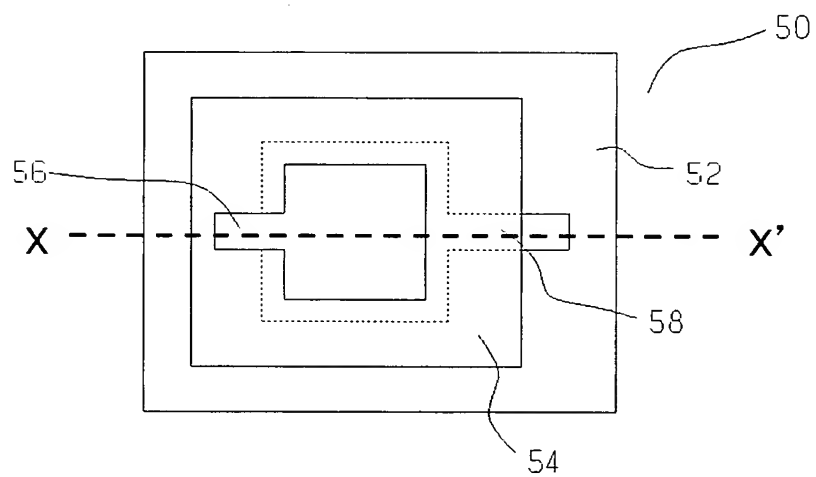
- 1 第 1 の端子
- 2 第 2 の端子
- 2 0 梯子型フィルタ
- 2 3, 2 5, 2 7 直列素子 (F B A R)
- 2 2, 2 4, 2 6 分路素子 (F B A R)
- 5 0 薄膜圧電共振器
- 5 2 半導体基板
- 5 6, 5 8 電極
- 5 4 圧電層
- 5 5 振動空間
- 7 0 梯子型フィルタ
- 7 2 半導体基板
- 7 4 圧電層
- 7 6, 7 8 電極

【書類名】 図面

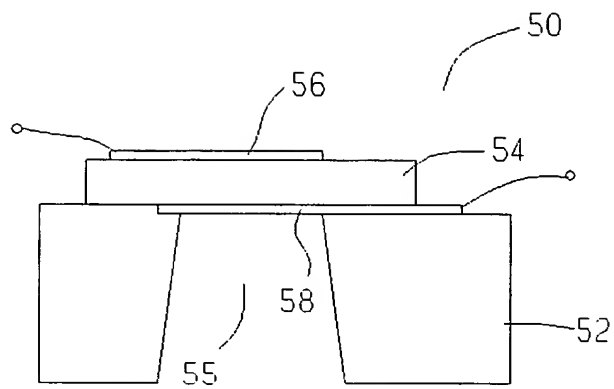
【図 1】



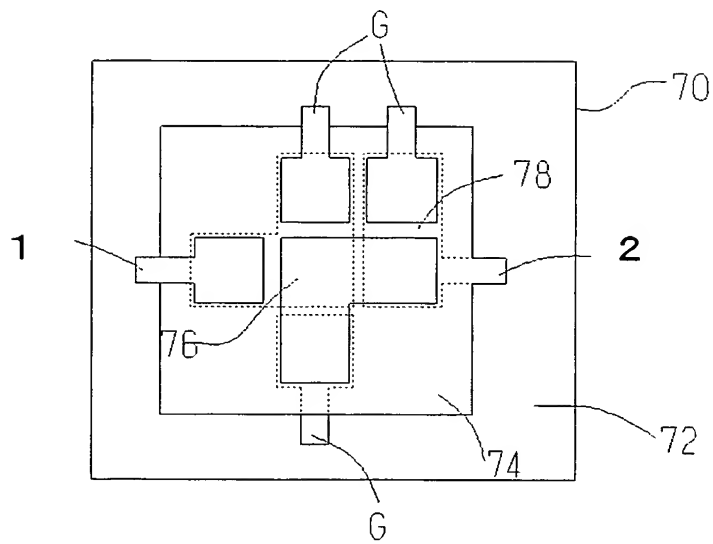
【図 2】



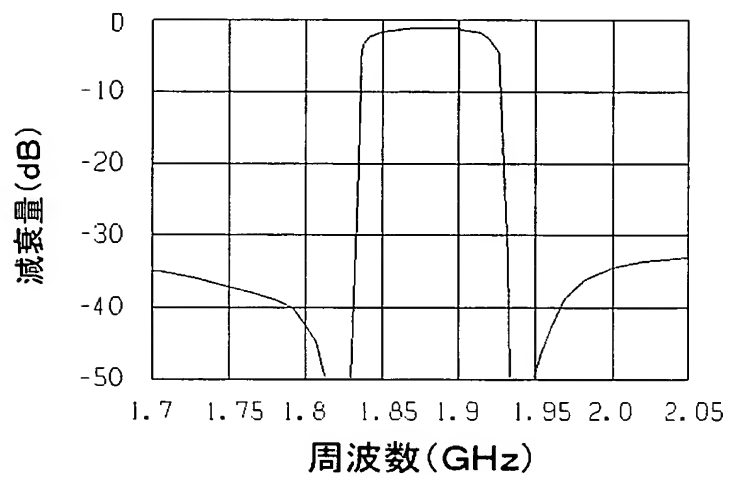
【図 3】



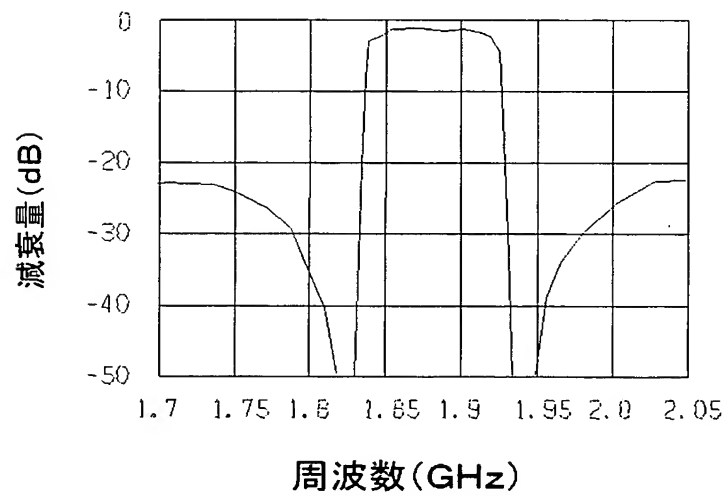
【図 4】



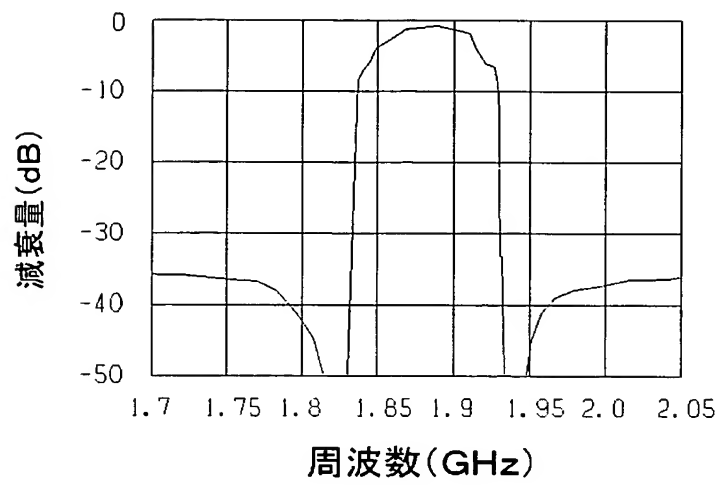
【図 5】



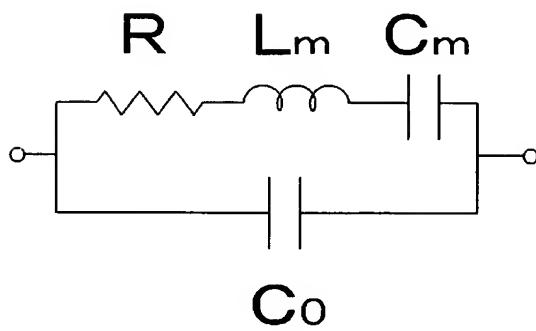
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】

薄膜圧電共振器で梯子型フィルタを構成する場合にフィルタ全体のサイズを変えることなしに、さらに挿入損失の劣化もなく、阻止域減衰特性を改善するフィルタを提供する。

【解決手段】

特性インピーダンスがそれぞれ Z_0 である第 1 端子と第 2 端子とを有し、前記第 1 端子と第 2 端子との間に直列素子及び分路素子を備えた梯子型回路を構成し、前記直列素子及び前記分路素子に薄膜圧電共振器を含む帯域フィルタであって、前記直列素子のうち少なくとも 1 つの素子の特性インピーダンスを Z_1 、前記分路素子のうち少なくとも 1 つ素子の特性インピーダンスを Z_2 としたとき、前記 Z_0 、 Z_1 および Z_2 とが、 $1 < (Z_1 / Z_0) < 2$ 、かつ、 $0.5 < (Z_2 / Z_0) < 1$ の関係にある。

【選択図】

図 1

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 2 1 2 1 0		
受付番号	5 0 2 0 1 6 6 7 6 0 0		
書類名	特許願		
担当官	第七担当上席	0 0 9 6	
作成日	平成 1 4 年 1 1 月 6 日		

< 認定情報・付加情報 >

【提出日】	平成14年11月 5日
-------	-------------

次頁無

特願 2 0 0 2 - 3 2 1 2 1 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 0 2 0 6]

1. 変更年月日

2 0 0 1 年 1 月 4 日

[変更理由]

住所変更

住 所

山口県宇部市大字小串 1 9 7 8 番地の 9 6

氏 名

宇部興産株式会社